

СИСТЕМЫ ФАЗОВОЙ АВТОПОДСТРОЙКИ ЧАСТОТЫ

Д. В. Абрамов

Для начала следует определиться, что такое система фазовой автоподстройки частоты (ФАПЧ). ФАПЧ – это система, имеющая обратную связь, основной задачей которой является синхронизация частоты (фазы) имеющегося в составе самой системы осциллятора, с частотой (фазой) входного опорного сигнала. То есть система ФАПЧ является следящей системой, в которой частота внутреннего осциллятора изменяется вслед за изменением частоты опорного сигнала.

Хотя систему ФАПЧ считают относительно новой, первые упоминания о попытках создать осциллятор с саморегулирующейся частотой относятся ещё к 1919 г. Однако эти системы, разумеется, имели мало общего с современными решениями. На протяжении большого промежутка времени системы ФАПЧ использовались во множестве устройств, связанных с приёмом или передачей радиосигналов. Уже тогда они были практически не заменимыми, однако, за последние лет 10–15 произошёл громадный скачок в развитии систем коммуникаций от первых пейджеров до сотовых телефонов третьего поколения (3G), что естественно было бы невозможно без соответствующего скачка в развитии радиоэлектроники и в частности систем ФАПЧ [1].

Целью данной работы является освещение принципов работы современной системы ФАПЧ, способов построения её функциональных узлов, а также обозначение проблем, с которыми можно столкнуться при разработке системы и возможное решение одной из них.

Рассмотрим принцип работы системы ФАПЧ и её составные блоки. Обычная система ФАПЧ состоит из управляемого осциллятора, фазового детектора и петлевого фильтра. Задачей фазового детектора, является фиксирование ошибки между фазой входного опорного сигнала и сигнала, снятого с выхода управляемого осциллятора и генерирование некоторого сигнала, как правило, пропорционального фазовой ошибке или в некой другой простой форме описывающего эту ошибку. Далее сигнал с фазового детектора поступает на петлевой фильтр, где преобразуется в сигнал, способный управлять следующим за ним осциллятором и корректировать в зависимости от фазовой ошибки его частоту. Системы ФАПЧ часто классифицируют по типу обрабатываемого сигнала или ярко выраженным особенностям строения. Различают аналоговые, цифровые, полностью цифровые, системы с накачкой заряда. В аналоговых системах на всех этапах преобразования используется аналоговый сигнал. В качестве фазо-

вого детектора обычно используют аналоговый умножитель, в качестве петлевого фильтра – фильтр нижних частот, а в качестве осциллятора – генератор, управляемый напряжением. В цифровых системах используются цифровые фазовые детекторы, построенные на логических элементах или на триггерах, в полностью цифровых системах на всех этапах преобразования используется цифровой код, как для описания величины фазовой ошибки и для регулирования частоты осциллятора.

Отдельного рассмотрения требует система с накачкой заряда как наиболее перспективная и наиболее применимая в настоящее время вследствие возможности работать на высоких частотах, которые чаще всего востребованы в настоящее время. Система ФАПЧ с накачкой заряда отличается от всех остальных систем наличием особого функционального узла – самой системы накачки заряда и особенным функционированием фазового детектора. Фазовый детектор для такой системы имеет два цифровых выхода Up и Down, сигналы на которых изменяются в соответствии с фазами входных сигналов. Если фаза опорного сигнала опережает фазу внутреннего генератора, то на выходе Up формируется единичный импульс пропорциональный разности фаз сигналов, в случае если фаза генератора опережает фазу опорного сигнала, то единичный импульс, соответствующей длины, сформируется на выходе Down. Принципиальная схема фазового детектора, применяемого для данной системы, может представлять собой два D-триггера и подключённый к их выходам логический элемент «И», служащего для сброса триггеров в ждущее нулевое положение (*рис. 1*).

За фазовым детектором находится система накачки заряда, предназначенная для управления зарядом (а значит и напряжением) на конденсаторе фильтра. Условно систему накачки заряда можно изобразить в виде двух, включаемых в разное время по приходу соответствующих управляющих импульсов, источников тока (*рис 2*). Далее напряжение на конденсаторе петлевого фильтра управляет частотой генератора, управляемого напряжением. Сигнал с выхода управляемого генератора попадает на вход фазового детектора и цикл повторяется. В итоге получается система, которая действительно следит за частотой опорного сигнала и соответствующим образом подстраивает частоту внутреннего генератора [2].

Теперь немного подробнее рассмотрим один из узлов системы, а именно систему накачки заряда и несколько проблем, связанных с её реализацией. Один из простейших способов построения такой системы показан на *рис. 3*. Основной задачей системы накачки заряда является генерирование постоянного выходного тока не зависимо от таких дестабилизирующих факторов как выходное напряжение, температура и др. Все эти про-

блемы мешают стабилизации системы, а их решение позволяет создавать системы, обладающие гораздо лучшим быстродействием. На рисунке 4 показана схема, которая благодаря фиксированию напряжения на выходных транзисторах с помощью операционных усилителей, обеспечивает по сравнению с простейшей схемой накачки заряда расширенный диапазон выходного напряжения. Так при использовании питающего напряжения 1.8 В выходное напряжение должно находиться в пределах от 0.4 В до 1.4 В в то время как в простейшей схеме удаётся добиться стабильной работы схемы при выходных напряжениях от 0.7 В до 1.1 В [3].

Таким образом в работе были рассмотрены основные принципы по-

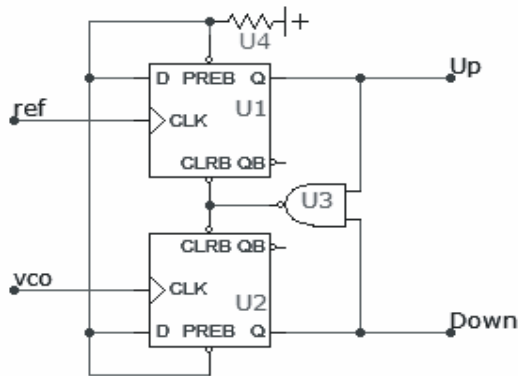


Рис. 1. Фазовый детектор для системы с накачкой заряда:
ref – вход опорного сигнала,
vco – вход сигнала, от управляемого генератора

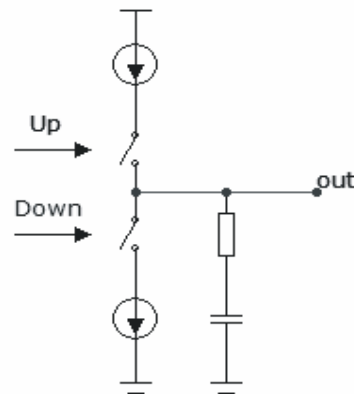


Рис. 2. Условная схема системы накачки заряда

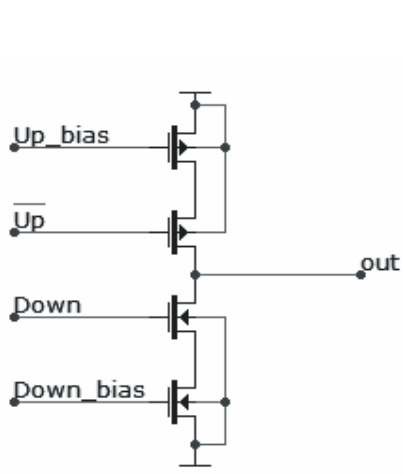


Рис. 3. Простейшая система накачки заряда

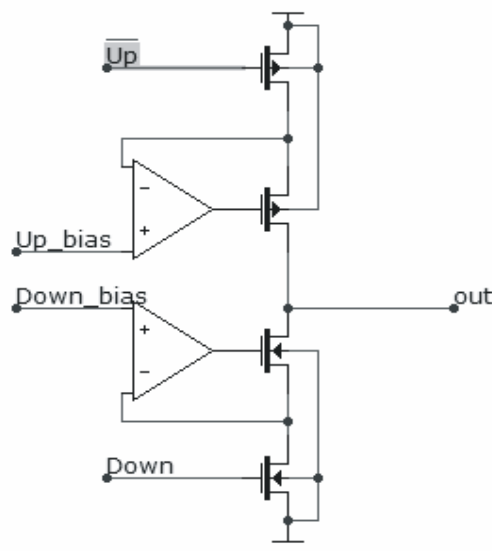


Рис. 4. Система накачки заряда с расширенным диапазоном выходного напряжения

строения систем ФАПЧ, а также несколько подробнее рассмотрено функционирование ФАПЧ с системой накачки заряда, а также приведено решение построения самой системы накачки заряда с расширенным диапазоном выходного напряжения.

Литература

1. *Keliu Shu, Edgar Sanchez-Sinencio* CMOS PLL Synthesizers: Analysis and Design// Springer Science + Business Media, Inc. 2005.
2. *Bortecene Terlemez* Oscillation Control in CMOS Phase-Locked Loops// Georgia Institute of Technology, November 2004.
3. *Jae Hyung Noh, Hang Geun Jeong* Charge-Pump with a Regulated Cascode Circuit for Reducing Current Mismatch in PLLs// International Journal of Electronics, Circuits and Systems Volume 2 Number 1.

ПОЛЯРИЗАЦИОННЫЕ ЭФФЕКТЫ В ПРОЦЕССАХ АННИГИЛЯЦИИ ЛЕПТОНОВ В РАСШИРЕННЫХ КАЛИБРОВОЧНЫХ МОДЕЛЯХ

В. В. Андреев, Т. В. Шишкина

В работе выполнен анализ возможных эффектов электрослабого взаимодействия за рамками Стандартной Модели для процесса аннигиляции двух лептонов (e^-e^+) в два фермиона ($f \bar{f}$). Был получен матричный элемент данного процесса, включая дополнительно диаграмму Фейнмана, обусловленную обменом нейтральным Z' -бозоном. Далее для проведения анализа были рассчитаны дифференциальные и полные сечения процесса, поляризационные асимметрии, а также предложены новые виды асимметрий. Был использован метод непосредственного аналитического вычисления матричных элементов – метод базисных спиноров, что позволило получить для исследуемых величин простые компактные выражения. Численный расчет величин производился с использованием системы *Mathematica 5.2*. Были построены графики исследуемых величин, на основе которых произведен анализ расширенных калибровочных моделей. Исследовался следующий набор моделей:

1. Модель, основанная на группе $SU(2)_L \times U(1)_Y \times U'(1)_{Y'}$.
2. Модель, основанная на группе $SU(2)_L \times SU(2)_R \times U(1)_{B-L}$. Рассмотрены следующие значения дополнительного параметра α :

2а. $\alpha = \sqrt{2/3}$.

2б. $\alpha = \sqrt{\frac{\cos^2 \theta_W}{\sin^2 \theta_W} - 1}$.